HALF TONE DISPLAY CIRCUIT FOR DISPLAY DEVICE

Publication number: JP7219494
Publication date: 1995-08-18

Inventor: NAKAJIMA MASAMICHI; KOBAYASHI MASAYUKI;

KOSAKAI ASAO; ONODERA JUNICHI; DENDA ISATO

Applicant: FUJITSU GENERAL LTD

Classification:

- international: G09G3/20; G06T5/00; G09G3/28; G09G3/288;

G09G5/00; G09G3/20; G06T5/00; G09G3/28;

G09G5/00; (IPC1-7): G09G5/00; G06T5/00; G09G3/20;

G09G3/28

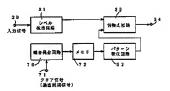
- European:

Application number: JP19940028915 19940201 Priority number(s): JP19940028915 19940201

Report a data error here

Abstract of JP7219494

PURPOSE:To prevent an offensive pattern to the eve when the input signal of the same level is continued and smoothly express the gradation at a low level. CONSTITUTION:The patterns stored by varying the number of dots lighted in small-area blocks partitioned with a display screen into multiple (MXN) picture element units are selectively outputted in response to the quantized input signal level. and the number of luminance gradations smaller than that for the original signal is compensated by the pseudo half tone display to reproduce a smooth image in this display device. A random noise train of (k) bits is generated for each unit frame by a noise generating circuit 70, the output is stored in a memory 72 for each unit segment of M lines and N dots, and a pattern of MXN matrixes in random arrangement is generated by a pattern generating circuit 32 via the pseudo noise value of (k) dots. The pattern in random arrangement corresponding to the luminance level of the input signal detected by a level detecting circuit 31 is selectively outputted for each frame by a switching circuit 33, and the image background is made a grain-like structure.



Data supplied from the esp@cenet database - Worldwide

特開平7-219494

(43)公開日 平成7年(1995)8月18日

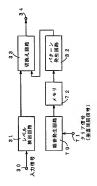
(51) Int.Cl.4		識別記号	庁内整理番号	FI			技術表示箇所
G 0 9 G	5/00	5 2 0 J	9471 -5G				
G06T	5/00						
G 0 9 G	3/20	K	9378-5G				
	3/28	В	9378-5G				
				G06F 15/68		320 A	
			審查請求	未請求 請求項の数4	FD	(全 7 頁)	最終頁に続く

(21)出顯番号 **特顯平6-28915** (71)出廣人 000006611 株式会社富士涌ゼネラル 神奈川県川崎市高津区末長1116番地 (22)出題日 平成6年(1994)2月1日 (72)発明者 中島 正道 神奈川県川崎市高津区末長1116番地 株式 会社富士通ゼネラル内 (72)発明者 小林 正幸 神奈川県川崎市高津区末長1116番地 株式 会社富士通ゼネラル内 (72)発明者 小坂井 朝郎 神奈川県川崎市高津区末長1116番地 株式 会社富士通ゼネラル内 (74)代理人 弁理士 古澤 俊明 (外1名) 最終頁に続く

(54) 【発明の名称】 ディスプレイ装置の中間調表示回路

(57) 【要約】

【目的】 同一レベルの入力信号が連続しても目降りな パターンとならず、しかも低レベルでも滑らかな階調表 現ができるようにしたものを得ること。



【特許請求の範囲】

【請求項1】 表示画面を複数画素単位で区分した小面 積プロック内で点灯するドット数を変えて記憶したパタ ーンの中から、量子化されて入力した信号レベルに対応 して選択出力することにより、原信号より少ない輝度階 調数を擬似中間顕表示により補って滑らかな画像を再現 するようにしたディスプレイ装置の中間顕表示回路にお いて、フレーム単位で提似ランダムパルスを発生する雑 音発生回路70と、この雑音発生回路70の出力により 生するパターン発生回路32と、このパターン発生回路 32の出力から輝度レベルに対応したパターンを選択出 力する切換え回路33とを具備してなることを特徴とす るディスプレイ装置の中間調表示回路。

【請求項2】 表示画面を複数画素単位で区分した小面 積プロック内で点灯するドット数を変えて記憶したパタ 一ンの中から、量子化されて入力した信号レベルに対応 して選択出力することにより、原信号より少ない輝度階 調数を提似中間調表示により補って滑らかな画像を再現 するようにしたディスプレイ装置の中間調表示回路にお 20 いて、フレーム単位で擬似ランダムパルスを発生する雑 音発生同路70と、この雑音発生同路70の出力により ドット数が略等しく、かつランダム配列のパターンを発 生するパターン発生回路32と、このパターン発生回路 32の出力から輝度レベルに対応したパターンを選択出 力する切換え回路33とを具備し、前記雑音発生回路7 0は、原始多項式回路80からなることを特徴とするデ ィスプレイ装置の中間調表示回路。

【請求項3】 表示画面を複数画素単位で区分した小面 積プロック内で点灯するドット数を変えて記憶したパタ 30 一ンの中から、量子化されて入力した信号レベルに対応 して選択出力することにより、原信号より少ない輝度階 調教を提似中間調表示により補って滑らかな画像を再現 するようにしたディスプレイ装置の中間調表示回路にお いて、フレーム単位で擬似ランダムパルスを発生する雑 音発生回路70と、この雑音発生回路70の出力により ドット数が略等しく、かつランダム配列のパターンを発 生するパターン発生回路32と、このパターン発生回路 32の出力から輝度レベルに対応したパターンを選択出 力する切換え回路33とを具備し、前記雑音発生回路7 40 Oは、M系列符号発生回路81からなることを特徴とす るディスプレイ装置の中間調表示回路。

【請求項4】 表示画面を複数画素単位で区分した小面 積プロック内で点灯するドット数を変えて記憶したパタ 一ンの中から、量子化されて入力した信号レベルに対応 して選択出力することにより、原信号より少ない輝度階 調数を提似中間調表示により補って滑らかな画像を再現 するようにしたディスプレイ装置の中間顕表示回路にお いて、フレーム単位で擬似ランダムパルスを発生する雑 音発生回路70と、この雑音発生回路70の出力により 50 体21を塗分けて形成する。放電空間22には、Ne+

ドット数が略等しく、かつランダム配列のパターンを発 生するパターン発生回路32と、このパターン発生回路 32の出力から輝度レベルに対応したパターンを選択出 力する切換え回路33とを具備し、前記雑音発生回路7 0とパターン発生回路32の回路にメモリ72を設けた ことを特徴とするディスプレイ装置の中間調表示回路。 【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は、PDP、LCDなどの ドット数が略等しく、かつランダム配列のパターンを発 10 ディジタル駆動方式のディスプレイ装置において、入力 信号より少ない輝度階調数を擬似中間調表示によって補 い、滑らかな画像を再現するための中間調表示回路に関 するものである。

[0002]

【従来の技術】最近、薄型、軽量の表示装置として、P DP (プラズマ・ディスプレイ・パネル) が注目されて いる。このPDPの駆動方式は、従来のCRT駆動方式 とは全く異なっており、ディジタル化された映像入力信 号による直接駆動方式である。したがって、パネル面か ら発光される輝度階調は、扱う信号のビット数によって 定まる。PDPは基本的特性の異なるAC型とDC型の 2 方式に分けられるが、DC型PDPでは、すでに課題 とされていた輝度と寿命について改善手法の報告があ り、実用化へ向けて進展しつつある。

【0003】これに対し、AC型PDPでは、輝度と寿 命については十分な特性が得られているが、階調表示に 関しては、試作レベルで最大64階調表示までの報告し かなかった。最近、アドレス・表示分離型駆動法(AD Sサプフィールド法) による将来の256階間の手法が 提案されている。このアドレス・表示分離型駆動法と は、n ビットの入力データを1フレーム内でそれぞれの ビットの重みの割合時間を一定輝度で点灯する方法であ る。この方法に使用されるPDP(プラズマ・ディスプ レイ・パネル) 10のパネル構造が図9に示され、駆動 シーケンスと駆動波形が図10(a)(b)に示され

【0004】図9において、表示面側の表面ガラス基板 11の下面に、対になるXサスティン電板12、Yサス ティン電極13を透明電極と補助電極で形成する。補助 電極は、透明電極の抵抗による電圧降下を防ぐため、バ ス電極23を透明電極の一部に形成する。これらXサス ティン電極12、Yサスティン電極13の上に誘電体層 14を設け、その上に各セル間の結合を分離するために ストライプ状リプ18を形成する。さらに、MgO膜か らなる保護勝15を蒸着する。対向する寡面ガラス基板 16上には、アドレス電板17を形成する。アドレス電 様17間にストライプ上のストライプ状リプ18を設 け、さらにアドレス電板17を被覆するようにしてR (赤) 螢光体19、G (緑) 螢光体20、B (青) 螢光 Xe混合ガスが封入される。

【0005】図10 (a) において、1フレームは、輝 度の相対比が1、2、4、8、16、32、64、12 8の8個のサプフィールドで構成され、8両面の輝度の 組み合わせで256階調の表示を行う。図10(b)に おいて、それぞれのサブフィールドは、リフレッシュし た 1 両面分のデータの書込みを行うアドレス期間とその サブフィールドの無度レベルを決めるサスティン期間で 構成される。アドレス期間では、最初全画面同時に各ビ クセルに初期的に壁電荷が形成され、その後サスティン 10 表現がしにくいという問題があった。 パルスが全面面に与えられ表示を行う。サブフィールド の明るさはサスティンパルスの数に比例し、所定の輝度 に設定される。このようにして256階調表示が実現さ れる.

【0006】以上のようなディジタル映像入力信号を再 生するディスプレイ装置において、入力信号より少ない 輝度階調数を擬似中間調表示によって補い、滑らかな画 像を再現するための中間調表示方法として組織的ディサ 法がある。これは、表示画面を複数 (M×N) 画素単位 の小面積プロック (マトリックス) 内の点灯するドット 20 数を変え、小面積プロックで擬似中間調を表現するもの である。

[0007] 図6、図7および図8によりさらに詳しく 説明する。図6において、映像信号入力端子30に入力 した n ビットの入力信号がレベル検出回路 31で輝度レ ベルが検出され、パターン発生回路32から発生する2 のn乗個の階調パターンの中から切換え回路33で該当 するパターンを選択し出力する。この図6は、2値画像 表示の場合を示し、パターンは0か1の1ピットで構成 されているため、入力のビットは1ビット(1輝度階調 30 に相当する) の擬似中間調出力として出力される。

[0008] 具体的には、4 (M) ×4 (N) マトリッ クスの場合において、バターン発生回路32は、1/1 6~15/16までのレベルに応じた種々のパターンを 発生する。例えば、図7において、

- (a) レベル1パターンは、1/16レベルに対応し、
- (h) レベル2パターンは、2/16レベルに対応し、
- (h) レベル8パターンは、8/16レベルに対応する ものである。

ここで、映像信号入力端子30に8/16輝度レベルの 信号が入力すると、レベル検出回路31でレベル検出さ れ、パターン発生回路32から発生する階調パターンの 中から図7 (h) に示すようなレベル8のパターンを切 **株え回路33で選択し出力する。**

[00009]

(発明が解決しようとする機関) 以上のような従来方法 において、映像信号入力端子30に同一輝度レベルの信 号が連続して入力すると、画像に固定パターンの特有構 造が現れ、目離りになるという問題があった。具体的に 50 ない砂目状の構造とし、かつより滑らかに階調表現をし

は、図8 (a) に示すように、8/16輝度レベルに対 広するレベル8のパターンが連続すると、(b)のよう に、第1、第3、第5、第7の各行でパルス状の信号レ ベルとなり、第2、第4、第6、第8の各行でレベルが 0となるので、レベル0の各行と各列が暗部となって格 子状のラインが発生し、極めて目障りであるという問題 があった。また、入力信号がドット単位で変化すると き、特に1/16、2/16、3/16、…という低輝 度レベルではドットの隙間が多くなって滑らかな階調の

[0010] 本発明は、同一レベルの入力信号が連続し ても目除りなパターンとならず、しかも低レベルでも滑 らかな階間の表現ができるようにしたものを得ることを 目的とするものである。

[0 0 1 1]

「譚顗を解決するための手段」本発明は、表示画面を複 数画素単位で区分した小面積プロック内で点灯するドッ ト数を変えて記憶したパターンの中から、量子化されて 入力した信号レベルに対応して選択出力することによ り、原信号より少ない輝度階調数を擬似中間調表示によ り減って滑らかな画像を再現するようにしたディスプレ イ装置の中間調表示回路において、フレーム単位で擬似 ランダムパルスを発生する雑音発生回路70と、この雑 音発生回路 7 0 の出力によりドット数が略等しく、かつ ランダム配列のパターンを発生するパターン発生回路3 2と、このパターン発生回路32の出力から輝度レベル に対応したパターンを選択出力する切換え回路33とを 具備してなることを特徴とするディスプレイ装置の中間 測表示回路である。

[0 0 1 2] 【作用】雑音発生回路70でフレーム毎の単位でkビッ トのランダムな雑音列を発生し、その出力をMライン、 Nドット区間単位でメモリ72に配憶させ、kドットの 概例雑音値によってパターン発生回路32からランダム 配列のM×Nマトリックスのパターンを発生させる。レ ベル給出同路31で輸出された入力信号の輝度レベルに 対応するパターンが切換え回路33によって選択され て、擬似中間調出力端子34にフレーム毎にランダム配 列のパターンを出力する。このランダム配列のパターン 40 を用いることにより、同一レベルの入力信号が連続して も画像背景を砂目状の構造とし、したがって、目籠りな パターンとならず、しかも低レベルでも滑らかな階調の 表現ができる。

[0013]

【実施例】以下、本発明の一実施例を図面に基づき説明 する。本発明では、フレーム毎に画面上の同一個所に配 置される複数 (M×N) 画素単位の小面積プロック (マ トリックス)内に、入力レベルに対応したドット数をラ ンダムに配列することにより、両像背景を目除りになら ようとするものである。

【0014】具体的回路構成を図1により説明すると、 映像信号入力端子30に入力したnビットの入力信号が レベル検出回路31で輝度レベルが検出され、パターン 発生回路32から発生する2のn乗個の階調パターンの 中から切換え回路33で該当するパターンを選択し出力 する回路において、前記パターン発生回路32に、雑音 発生回路70が、メモリ72を介して結合されている。 また、前記雑音発生回路70には、クリア信号入力熔子 71が結合されている。

【0015】前記雑音発生回路70は、擬似ランダムパ ルス信号を発生するもので、一例として図2に示すよう な19次の原始多項式回路80で構成されている。この 原始多項式回路80は、直列接続された19個の回路D o、D1、D2、…、D18と、3個の加算回路80a、8 0 b、80cを主体に構成され、周期(219-1)(即 ち周期524, 287) でH (例えば1)、L (例えば 0) のランダムパルス信号をドットまたはライン単位の タイミングで出力するように構成されている。前紀同路 Do、D1、D2、…、D10は、それぞれフリップフロッ 20 プ回路(例えばD-FF)で形成されている。ここで、 周期524、287は、1周期の長さが単位パルス期間 の524,287倍の長さ(期間)であることを表わし ている。

【0016】この原始多項式回路80からの撥似ランダ ムパルス信号は、ある周期の繰り返しはもっているが、 その周期が十分長い。したがって、ランダムバルス信号 と見做せるものである。

【0017】前記雑音発生回路70は、原始多項式回路 はライン単位のタイミングで搭似ランダムパルス信号を 発生するものであればよい。例えば、図3に示すよう な、周期(210-1)(すなわち周期1023)でラン ダムパルスを発生する10次のM系列符号発生回路81 で構成するようにしてもよい。

【0018】このM系列符号発生回路81は、例えばス ベクトル拡散のために用いるノイズ発生回路などに利用 されているもので、10個の回路Do、Do、…、Doと 1個の加算回路82とからなり、周期1023でランダ ムパルス信号が発生し、この問期内のH(例えば1)と 40 L (例えば0) の出現回数は等しい。このため、102 3 期間で補正加算を行なったときのデータの総和と、補 正加算を行なわないときのデータの総和とは等しくな り、画像データの補正加算量は±0である。前記回路D o、D1、…、Doはそれぞれフリップフロップ回路(例 えばD-FF) で構成されている。

【0019】以上のような構成において、クリア信号入 力ペティ 1からクリア信号として垂直同期信号が雑音発 生回路70に入力するので、雑音発生回路70では、フ レーム毎の単位で k ビットのランダムな雑音列を発生す 50 【図9】 256階調の手法に使用されるPDPの斜視図

る。ここで、kは、2のx乗=M×Nを構たすxより小 さな値で、具体的には、2のx乗=4 (M) ×4 (N) とすると、x=4であるから、k≤4となる。前記雑音 発生回路70の出力をMライン、Nドット区間単位でメ モリ72に記憶させ、kドットの擬似雑音値によってパ ターン発生回路32からランダム配列のM×Nマトリッ クスのパターンを発生させる。

【0020】4×4マトリックスを例にすると、映像信 号入力端子30に1/2難度の信号が入力した場合、図 3のように、レベル検出回路31でその輝度のレベルが

検出され、この無度レベル信号に対応するパターンが切 換え回路33によって選択されて、擬似中間調出力端子 34にフレーム毎にランダム配列のパターンを出力す

【0021】 このように、ランダム配列のパターンを用 いることにより、同一レベルの入力信号が連続しても画 像背景を砂目状の構造とし、したがって、目瞳的なパタ ーンとならず、しかも低レベルでも滑らかな階調の表現 ができる。

【0022】前配実施例では、雑音発生回路70の出力 をメモリ72に記憶させ、これによりパターン発生回路 32でランダム配列のパターンを発生させたが、図5に 示すように、パターン発生回路32とメモリ72の配置 を逆にし、雑音発生回路70の出力によりパターン発生 回路32でランダム配列のパターンを発生させ、これを メモリ72に記憶するようにしてもよい。

[0 0 2 3] 【発明の効果】

(1) ランダム配列のパターンを用いることにより、同 80で構成されるものに限るものではなく、ドットまた 30 一レベルの入力信号が連続しても画像背景を砂目状の構 造とし、したがって、目除りなパターンとならない。

(2) 目障りなパターンとならず、しかも低レベルでも 滑らかな階調の表現ができる。

【図面の簡単な説明】

【図1】本発明によるディスプレイ装置の中間調表示回 路の第1実施例を示すプロック図である。

【図2】図1における雑音発生同路70の具体的第1例 を示すプロック図である。

【図3】図1における雑音発生回路70の具体的第2例 を示すプロック図である。

【図4】図1の回路による擬似中間調表示の動作説明図 である。

【図5】本発明によるディスプレイ装置の中間調表示回 路の第2実施例を示すプロック図である。

【図6】従来のディスプレイ装置の中間調表示回路を示 すプロック図である。

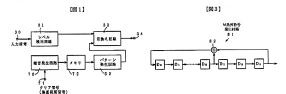
【図7】 従来パターンの説明図である。

【図8】従来回路による擬似中間調表示の動作説明図で ある.

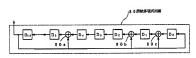
である。

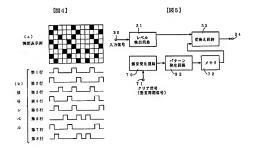
【図10】256階調の手法における駆動シーケンスと 駆動波形図である。

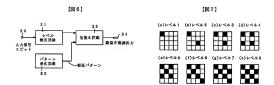
【符号の説明】

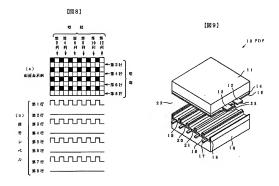
10…PDP (プラズマ・ディスプレイ・パネル)、1 1…表面ガラス基板、12…Xサスティン電板、13… サスティン電極、14…K電体層、15…保護層、1 6…裏面ガラス基板、17…アドレス電板、18…スト 

[図2]

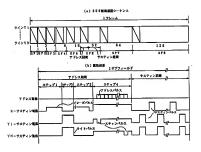








[図10]



フロントページの続き

(51) Int. Cl. 6

識別配号 庁内整理番号 F I G 0 9 G 3/28 K 9378-5G

技術表示箇所

(72)発明者 小野寺 純一 神奈川県川崎市高津区末長1116番地 株式

会社富士通ゼネラル内

(72)発明者 傅田 勇人

神奈川県川崎市高津区末長1116番地 株式

会社富士通ゼネラル内